

DERWENT-ACC-NO: 1992-428679

DERWENT-WEEK: 199252

COPYRIGHT 2006 DERWENT INFORMATION LTD

TITLE: Active device with less age deterioration, used as a liq. crystal display - composed of insulating substrate, 1st and 2nd electrodes, ferroelectric layer and dielectric layer

PATENT-ASSIGNEE: SEIKO EPSON CORP [SHIH]

PRIORITY-DATA: 1991JP-0095721 (April 25, 1991)

PATENT-FAMILY:

PUB-NO MAIN-IPC	PUB-DATE	LANGUAGE	PAGES
JP 04324837 A 001/136	November 13, 1992	N/A	006 G02F

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO	APPL-DATE
JP 04324837A	N/A	1991JP-0095721	April 25, 1991

INT-CL (IPC): G02F001/1333, G02F001/1343, G02F001/136

ABSTRACTED-PUB-NO: JP 04324837A

BASIC-ABSTRACT:

The active device includes: (a) a insulating substrate; (b) a 1st electrode provided on the substrate; (c) a ferroelectric layer provided on the 1st electrode; (d) a dielectric layer provided on the ferroelectric layer; and (e) a 2nd electrode provided on the dielectric layer in such a way that part of the 2nd electrode may overlap the 1st electrode through the ferroelectric layer and the dielectric layer.

The prodn. of the active device comprises: (a) forming the 1st electrode on the insulating substrate; (b) providing the ferroelectric layer on the 1st electrode and heating the ferroelectric layer at temps. between the Curie pt. and the m.pt. of the ferroelectric layer for slow cooling; (c) forming the dielectric layer on the ferroelectric layer at temps. below the m.pt. of the ferroelectric layer; and (d) forming the 2nd electrode on the dielectric layer.

The insulating substrate pref. comprises a glass substrate; a 1st electrode of indium-tin oxide, a ferroelectric layer comprising a copolymer of vinylidene fluoride and trifluoroethylene; an acryl dielectric layer, and a 2nd Al electrode.

USE/ADVANTAGE - The method produces an active device for use in liq. crystal display. Providing the dielectric layer between the 2nd electrode and the ferroelectric layer prevents the sepn. of the 2nd electrode and the ferroelectric layer. The resulting active device features less aged deterioration in device output.

CHOSEN-DRAWING: Dwg. 3/5

DÉRWENT-CLASS: A85 L03 P81 U14 V07

CPI-CODES: A12-L03B; L03-G05B;

EPI-CODES: U14-K01A1; U14-K01A1B; V07-K01A;

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-324837

(43) 公開日 平成4年(1992)11月13日

(51) Int.Cl.⁵

G 0 2 F
1/136
1/1333
1/1343

識別記号

5 1 0
5 0 5
9018-2K
8806-2K
9018-2K

府内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数3(全6頁)

(21) 出願番号

特願平3-95721

(22) 出願日

平成3年(1991)4月25日

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 佐藤 尚

長野県諏訪市大和3丁目3番5号セイコーエプソン株式会社内

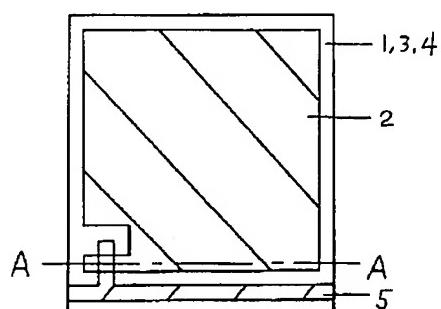
(74) 代理人 弁理士 鈴木 喜三郎 (外1名)

(54) 【発明の名称】 アクティブデバイス及びアクティブデバイスの製造方法

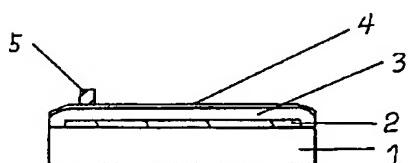
(57) 【要約】

【目的】 素子出力の経時変化の小さいアクティブデバイスとその製造方法を提供する。

【構成】 絶縁基板1上に第一の電極2、VDFとT_rFEとの共重合体からなる強誘電体層3、アクリルからなる誘電体層4、第二の電極5を順次設けたアクティブデバイスである。強誘電体層の圧電性による振動のため第二の電極5と強誘電体層3間に剥がれが生じる。これが経時変化の原因となる。そこで両者の間に誘電体層4を設け剥がれを防止したものである。



(a)



(b)

【特許請求の範囲】

【請求項1】 絶縁基板上に設けられた第一の電極、前記第一の電極上に設けられた強誘電体層、前記強誘電体層上に設けられた誘電体層、前記誘電体層上に前記強誘電体層と誘電体層を介し前記第一の電極と一部重なるように設けられた第二の電極を具備したことを特徴とするアクティブデバイス。

【請求項2】 ①絶縁基板上に第一の電極を形成する工程、②前記第一の電極上に強誘電体層を設け前記強誘電体層のキュリーポイント以上融点以下に加熱し徐冷を行う工程、③前記強誘電体層上に誘電体層を前記強誘電体層の融点以下の温度で形成する工程、④前記誘電体層上に第二の電極を形成する工程を少なくとも含むことを特徴とするアクティブデバイスの製造方法。

【請求項3】 絶縁基板上に第一の電極を形成し、前記第一の電極上に強誘電体層を形成し、前記強誘電体層上に誘電体層を形成し、前記誘電体層上に第二の電極を形成するアクティブデバイスの製造方法において、前記誘電体層を形成した後に前記強誘電体層のキュリーポイント以上融点以下に加熱し徐冷する工程を少なくとも含む事を特徴とするアクティブデバイスの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は液晶素子に用いられるアクティブデバイスに関する。

【0002】

【従来の技術】 従来、図2に示すようなアクティブデバイスが知られていた。図2(a)は上視図、同図(b)は同図(a)中A-Aラインにおける断面図である。ガラス基板からなる絶縁基板1上に設けられたITOから成る第一の電極2、第一の電極2及び絶縁基板1上に設けられたVDF(フッ化ビニリデン)とTrFE(トリフルオロエチレン)との共重合体からなる強誘電体層3、強誘電体層3上に設けられたA1より成る第二の電極5が設けられたアクティブデバイスである。

【0003】

【発明が解決しようとする課題】 しかし、従来のアクティブデバイスは素子出力が時間とともに低下する経時変化の課題を有していた。本発明はこのような課題を解決するものであり、目的とするところは素子出力の経時変化の小さいアクティブデバイスを提供することである。

【0004】

【課題を解決するための手段】 本発明のアクティブデバイスは絶縁基板上に設けられた第一の電極、前記第一の電極上に設けられた強誘電体層、前記強誘電体層上に設けられた誘電体層、前記誘電体層上に前記強誘電体層と誘電体層を介し前記第一の電極と一部重なるように設けられた第二の電極を具備したことを特徴とする。本発明のアクティブデバイスの製造方法は①絶縁基板上に第一の電極を形成する工程、②前記第一の電極上に強誘電体

層を設け前記強誘電体層のキュリーポイント以上融点以下に加熱し徐冷を行う工程、③前記強誘電体層上に誘電体層を前記強誘電体層の融点以下の温度で形成する工程、④前記誘電体層上に第二の電極を形成する工程を少なくとも含むことを特徴とする。本発明のアクティブデバイスの製造方法は絶縁基板上に第一の電極を形成し、前記第一の電極上に強誘電体層を形成し、前記強誘電体層上に誘電体層を形成し、前記誘電体層上に第二の電極を形成するアクティブデバイスの製造方法において、前記誘電体層を形成した後に前記強誘電体層のキュリーポイント以上融点以下に加熱し徐冷する工程を少なくとも含む事を特徴とする。

【0005】

【実施例】 以下に、本発明の実施例を図面に基づいて説明する。図1(a)、(b)は本発明にかかる第一のアクティブデバイスの構成を示し、(b)は上視図、(a)は(b)のA-Aにおける断面図である。ガラス基板からなる絶縁基板1上に設けられたITOから成る第一の電極2、第一の電極2及び絶縁基板1上に設けられたVDF(フッ化ビニリデン)とTrFE(トリフルオロエチレン)との共重合体からなる強誘電体層3、強誘電体層3上に設けられたアクリルからなる誘電体層4、誘電体層4上に設けられたA1より成る第二の電極5が設けられている。第二の電極5は強誘電体層3と誘電体層4を介し第一の電極2と一部重なるように設けられている。アクティブデバイスの能動層は第一と第二の電極2、4でサンドイッチ状に挟まれた強誘電体層3である。

【0006】 図3に本発明第一のアクティブデバイスの製造方法を示す。ガラス基板からなる絶縁基板1上にITOを蒸着法により設け、ITOをフォトソリソグラフィー法を用いてパターニングし第一の電極2を形成する。図3(a)。次にVDFとTrFEとの共重合体からなる強誘電体層3を絶縁基板1と第一の電極2上に設け、強誘電体層3をそのキュリーポイント以上融点以下の温度で10時間加熱し室温近く(できれば80から60℃以下)まで約4時間で徐冷する。図3(b)。次に誘電体層4をスピンドルコート法を用いて設け、アニールにより焼成し形成する。図3(c)。最後に誘電体層4上にA1からなる第二の電極5を蒸着法により設け、フォトソリソグラフィー法を用いてパターニングし第二の電極5を形成する。図3(d)。

【0007】 強誘電体層3を能動層に用いたアクティブデバイスは能動層内の自発分極を第一と第二の電極2、5間に印加する電圧により反転する事により動作する。この時強誘電体は圧電性も有しているため強誘電体層が振動する。この振動により強誘電体層3と第二の電極5間に剥がれが生じる。この剥がれのために空気の層が作られそこで電圧降下が生じる。そのために能動層に十分電圧が印加されなくなる。そのため自発分極の反転が

3

十分行なわれなくなり、アクティブデバイスの素子出力（第二の電極5に接続された容量成分に印加する電圧）が低下する。

【0008】このような理由によりアクティブデバイスの素子出力が時間と共に低下するという経時変化を有していた。

【0009】VDFとTrFEとの共重合体からなる強誘電体層は例えばジオキサン等のエーテル、ケトン類、アミン等の極性の強い有機溶剤に解けるためスピンドル法やキャスト法により製膜できることが知られている。さらにその膜をキュリ一点以上融点以下の温度で加熱、徐冷を行うことにより初めて大きな強誘電性（大きな残留分極又は飽和残留分極）を示すことも知られている。

【0010】強誘電体層3をキュリ一点以上融点以下の温度で加熱、徐冷を行ったのは上記の理由による。強誘電体層3は大きな強誘電性を持つ。

【0011】第二の電極5と誘電体層4、そして誘電体層4と強誘電体層3はそれぞれ密着力が強く強固に密着している。誘電体層4を用いない際は第二の電極5と強誘電体層3はテープ剥離試験で簡単に剥がれたが、誘電体層4を用いると60°C、90%の耐湿放置試験においても同一の試験で剥がれが生じなかった。さらに誘電体層4は強誘電体層3間の振動を吸収するバッファ層として用いられている。そのため第二の電極5と強誘電体層3間の密着は実質的にさらに強くなる。これらのために第一の電極2と強誘電体層3がアクティブデバイスの動作中に剥がれることが防止された。そのためアクティブデバイスの出力の経時変化は小さくなり素子寿命は大幅に改善された。誘電体層4を形成しない際は素子出力が初期の半分になる時間は10時間であったが、誘電体層4を形成する事によりその時間は10000時間となつた。そのため後に述べるアクティブデバイスを用いた液晶素子の寿命も10時間から10000時間に延びた。

【0012】強誘電体層3の融点はVDF/TrFE共重合体のVDF含有量や結晶型およびそのボリュームパーセントによって異なる。融点を求めるにはDSC法等の示差熱分析を用いてもよいし、強誘電体層3を融点以上に加熱し、室温まで大気中放置により急冷すると膜荒れが生じるため膜荒れの有無により求めてよい。膜荒れは金属顕微鏡（1000以下の倍率）で容易に観察することができる。

【0013】図3(a)、(d)において第一、第二の電極2、4を設けるのは蒸着に限る必要はなく、スパッタ法等を用いても良い。また、それらをバーニングするにはフォトリソグラフィー法に限る必要はなく印刷法等を用いてもよいし、マスク蒸着やスパッタ法を用いてバーニングを省いても良い。図3(d)において強誘電体層3をキュリ一点以上融点以下に加熱するのは10

10

20

30

40

50

4

時間に限る必要はなくそれより長くても短くても良い。また加熱後の徐冷時間は4時間に限る必要はなくそれより長くても短くても良い。加熱、徐冷するのは窒素や不活性ガス中が望ましい。しかし、酸素を含むガス中で行っても良い。図3(b)、(c)において強誘電体層3、誘電体層4を設けるのはスピンドル法に限る必要はなくキャスト法やコート法、印刷法を用いても良い。図3(c)においてアニールは行わなくても良い。アニールの代わりに真空乾燥のような乾燥を行っても良い。アニールを行う際はアニール時間は5分以上が好ましく、冷却方法は徐冷でも急冷でもかまわない。また、誘電体層4中にシランカップリング剤等のカップリング剤やプライマーを混入させたものを用いても良い。カップリング剤やプライマーは第二の電極5、強誘電体層3の少なくとも一方と良好な密着を得られるものが望ましい。又、誘電体層4を形成する前に強誘電体層3の表面に金属ナトリウム処理やプラズマ処理を施しても良い。プラズマ処理は酸素を含むものが望ましいが、窒素やアルゴン等の不活性ガスを用いても良い。又、誘電体層4は塗布法ではなく蒸着法やスパッタ法を用いて形成しても良い。

【0014】アクティブデバイスの大きな（良好な）素子出力（残留分極に比例する）を得るためににはできるだけ強誘電体層3の膜厚を厚くし、それに大きな電界を印加することが必要となる。アクティブデバイスの素子出力を低下させないためには強誘電体層3の膜厚が誘電体層4より厚いことが必要となる。望ましくは誘電体層4の膜厚は強誘電体層3のそれの20%以下、できれば10%以下、さらに好ましくは5%以下である。アクティブデバイスの初期出力は誘電体層4を用いない場合に比べその膜厚が強誘電体層3の10-20%の際は5-10%低下した。しかし素子出力の経時変化が小さくなるため最終的な素子の信頼性（寿命）は大きく向上した。誘電体層4の膜厚が5-10%の際はアクティブデバイスの初期出力は2-3%低下したが、実用上ほとんど問題にならない程度であった。誘電体層4の膜厚合計が5%以下の際は初期出力の低下はほとんど観察されなかつた。もちろん膜厚合計が10%以下においても経時変化が小さくなる効果は10-20%の際と同じである。

【0015】本発明第二のアクティブデバイスの製造方法にはほぼ第一のものと同じである。図3を用いて説明すると、絶縁基板1上に第一の電極2を形成する。図3(a)。第一の電極2上に強誘電体層3を形成する。図3(b)。強誘電体層3上に誘電体層4を形成する。図3(d)。誘電体層4上に第二の電極5を形成する。図3(e)。本発明第一のアクティブデバイスの製造方法と異なるのは誘電体層4を形成した後に強誘電体層3のキュリ一点以上融点以下に加熱し徐冷する事である。もちろんこれを第二の電極5形成後に行っても良い。先に述べた異なる点以外の詳細な工程は第一のアクティブ

バイスの製造方法と同じである。

【0016】図4(a)、(b)に図1に示したアクティブデバイスを用いた液晶素子を示す。図4(b)は上視図、(a)は(b)のA-Aにおける断面図である。ガラス基板からなる絶縁基板1上に第一の電極2、強誘電体層3、誘電体層4、第二の電極5から成るアクティブ基板とガラス基板からなる絶縁基板6上に設けられたITOから成る対向電極7から成る対向基板との間に液晶を保持した素子である。図5に本発明にかかる第二のアクティブデバイスを示す。図5(b)は上視図、(a)は(b)のA-Aにおける断面図である。ガラス基板からなる絶縁基板1上に設けられたITOから成る第一の電極2、第一の電極2及び絶縁基板1上に設けられたVDFとTrFEとの共重合体からなる強誘電体層3、強誘電体層3上に設けられたアクリルから成る誘電体層4、誘電体層4上に設けられたAlより成る第二の電極5が設けられている。第二の電極5は誘電体層4と強誘電体層3を介し第一の電極2と一部重なるように設けられている。アクティブデバイスの能動層は第一と第二の電極2、5でサンドイッチ状に挟まれた強誘電体層3である。第二のアクティブデバイスに於いては誘電体層4と強誘電体層3が第二の電極5をマスクとして第二の電極5形成後にエッティングされているため誘電体層4と強誘電体層3は第二の電極5と上視図に於いて同一形状となっている。

【0017】本発明第二のアクティブデバイスも本発明の第一、第二のアクティブデバイスの製造方法を用いて製造する事ができ、図4のような液晶素子を形成する事ができる。異なるのは先に述べたように第二の電極5形成後に第二の電極をマスクとして誘電体層4と強誘電体層3をエッティングする事である。その際は第二の電極5をエッティングするのに用いたレジストを具備した状態で誘電体層4と強誘電体層3をエッティングしても良いし、レジストを除去した状態でエッティングしても良い。エッティングには酸素を含むプラズマを用いる事が望ましい。また、誘電体層4だけをエッティングし強誘電体層3はエッティングせずに残しても良い。その際は強誘電体層3の一部はエッティングされていても良い。また、誘電体層4の一部だけをエッティングしても良い。

【0018】図1、5に示したのは本発明にかかるアクティブデバイスの構成のほんの一例である。それ以外の構成においても第一の電極2、強誘電体層3、誘電体層4、第二の電極5から構成されるアクティブデバイスは本発明の一実施例と考えられる。さらにそれらは先に示したのアクティブデバイスの製造方法を用いて製造される。

【0019】図1、4、5に於いて、絶縁基板1、6に用いられるのはガラス基板に限る必要はなく有機絶縁材

料を用いてもよい。第一の電極2、第二の電極5、対向電極7に用いるのはITOやAlに限る必要はなく他の透明電極や金属、あるいは超伝導材料を用いてもよい。強誘電体層3に用いるのはVDFとTrFEとの共重合体に限る必要はなくBaTiO₃等の無機強誘電体やフッ化ビニリデンとテトラフルオロエチレンとの共重合体等の有機強誘電体を用いてもよい。誘電体層4に用いるのはアクリルに限る必要はなく他の材料、例えばエスチル樹脂、フェノール樹脂、ポリエチレン樹脂、スチロール系樹脂、酢酸ビニル樹脂、塩化ビニル樹脂、ポリエーテル樹脂、ポリウレタン樹脂、ケイ素樹脂、シアノアクリレート樹脂、クロロブレン樹脂、クロロブレンゴム、ニトリルゴム、ニトリルブレン樹脂、ポリオレヒイン系樹脂、エポキシ変性ポリアミド、ポリサルファイド、合成ゴム変性ポリアミド、シリコーンゴム、PMM A、エポキシ樹脂、シリコーン樹脂、シロキサン、ポリカーボネート、ポリイミド、ポリアミド、強誘電体等の有機材料、あるいはSiO_x、SiON_x、SiNx、TaO_x等の酸化物や窒化物等または強誘電体、反強誘電体等の無機材料を用いても良い。アクティブ基板と対向基板の間に保持するのは液晶に限る必要はなく他の電気光学効果を持つ材料や印加電圧の大小により発光、非発光の状態を取る材料を用いても良い。図1、4、5(a)、(b)に於て絶縁基板1上に第二の電極5、誘電体層4、強誘電体層3、第一の電極2の順番で設けて用いても良い。

【0020】

【発明の効果】本発明のアクティブデバイスの製造方法を用いて製造した本発明のアクティブデバイスは素子出力の経時変化が小さい。

【図面の簡単な説明】

【図1】 本発明第一のアクティブデバイスを示す図である。

【図2】 従来のアクティブデバイスを示す図である。

【図3】 本発明のアクティブデバイスの製造方法を示す図である。

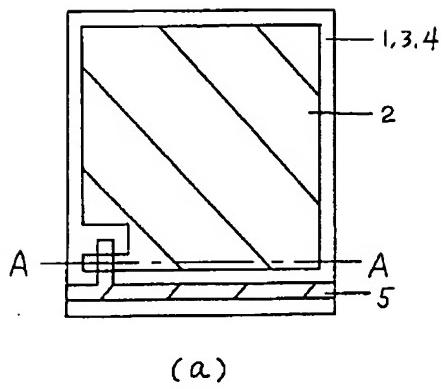
【図4】 本発明第一のアクティブデバイスを用いた液晶素子を示す図である。

【図5】 本発明第二のアクティブデバイスを示す図である。

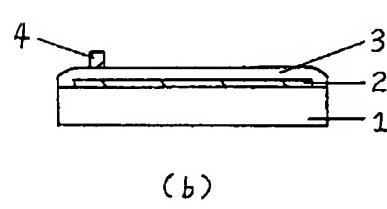
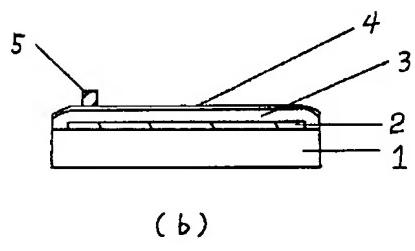
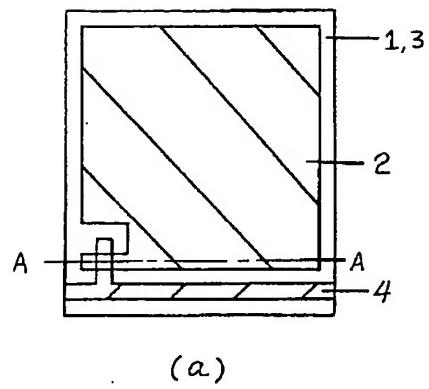
【符号の説明】

- 1 絶縁基板
- 2 第一の電極
- 3 強誘電体層
- 4 誘電体層
- 5 第二の電極
- 6 絶縁基板
- 7 対向電極

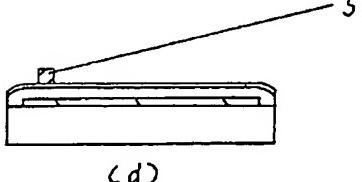
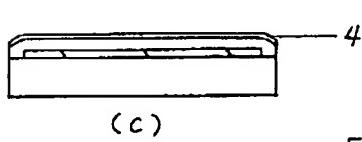
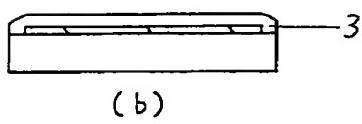
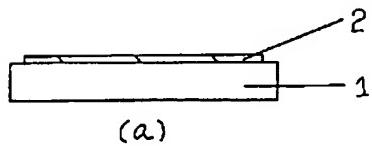
【図1】



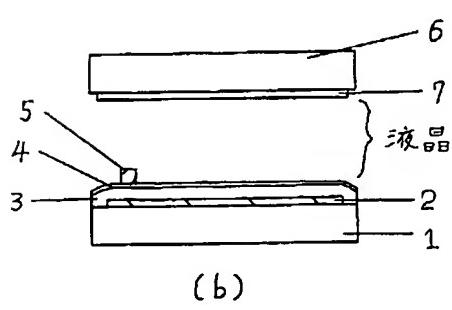
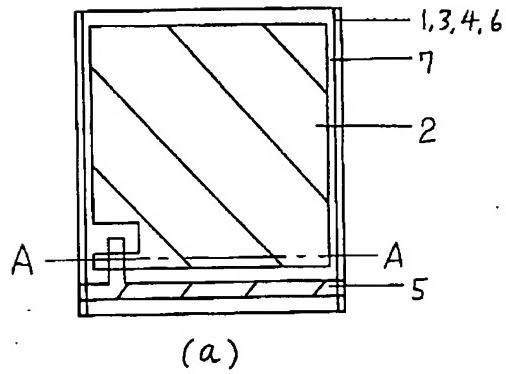
【図2】



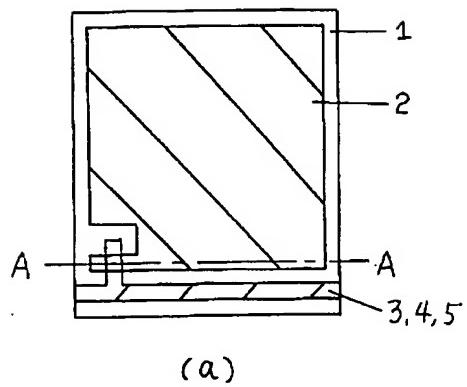
【図3】



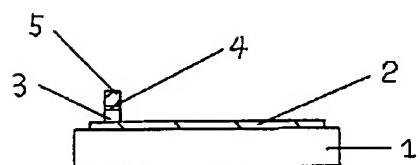
【図4】



【図5】



(a)



(b)